

(19) 日本国特許庁 (J P) (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-298150
(P2001-298150A)

(43) 公開日 平成13年10月26日 (2001.10.26)

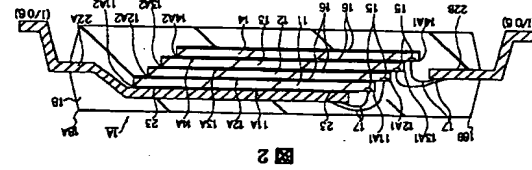
| | | | | |
|---------------|--------|-------------|--------------------|-------------|
| (5) Invention | 発明の名称 | FI | 特許出願番号 | 特許出願日 |
| H01L 25/065 | 25/065 | H01L 25/06 | 000045108 | 平成13年10月26日 |
| 25/07 | 25/07 | K 5 F 0 6 7 | 株式会社日立製作所 | |
| 25/18 | 25/18 | Z | 東京都千代田区神田墨田区四丁目6番地 | |
| 25/50 | 25/50 | | 000233169 | |

| | | | |
|-----------|------------------------------|----------|-----------|
| (21) 出願番号 | 特開2000-114352 (P2000-114352) | (71) 出願人 | 株式会社日立製作所 |
| (22) 出願日 | 平成12年4月14日 (2000.4.14) | (71) 出願人 | 株式会社日立製作所 |
| | | (72) 発明者 | 増田 正樹 |
| | | (74) 代理人 | 弁理士 秋田 敬吾 |

(54) 発明の名称 半導体装置及びその製造方法

(57) 要約

【課題】 半導体装置の歩留まりの向上を図る。
【解決手段】 樹脂封止体と、前記樹脂封止体の内部に位置し、平面が方形で形成された複数の半導体チップであって、互いに向かい合う第1主面及び第2主面を有し、前記第1主面に電極が配置された複数の半導体チップのうち第1主面に電極が配置された複数の半導体チップと、前記樹脂封止体の外部に位置するインナー部と、前記インナー部がボンディングワイヤを介して前記複数の半導体チップの電極と電気的に接続されるリードとを有する半導体装置であって、前記複数の半導体チップは、夫々の第1主面及び第2主面を有し、前記第1主面を同一方向に向け、かつ互いに向かい合う一方の半導体チップの電極が他方の半導体チップの第1主面に位置するように夫々の位置をずらした状態で積層されている。



【特許請求の範囲】

【請求項1】 樹脂封止体と、前記樹脂封止体の内部に位置し、平面が方形で形成された複数の半導体チップであって、互いに向かい合う第1主面及び第2主面を有し、前記第1主面に電極が配置された複数の半導体チップと、前記樹脂封止体の外部に位置するインナー部と、前記インナー部がボンディングワイヤを介して前記複数の半導体チップの電極と電気的に接続されるリードとを有し、前記複数の半導体チップは、夫々の第1主面を同一方向に向け、かつ互いに向かい合う一方の半導体チップの電極が他方の半導体チップの第1主面に位置するように夫々の位置をずらした状態で積層されていることを特徴とする半導体装置。

【請求項2】 請求項1に記載の半導体装置において、前記複数の半導体チップは、互いに向かい合う一方の半導体チップの第2主面に電極が配置された複数の半導体チップと、前記樹脂封止体の外部に位置するインナー部と、前記インナー部がボンディングワイヤを介して前記複数の半導体チップの電極と電気的に接続されるリードとを有し、前記複数の半導体チップは、夫々の第2主面を同一方向に向け、かつ互いに向かい合う一方の半導体チップの電極が他方の半導体チップの第2主面に位置するように夫々の位置をずらした状態で積層されていることを特徴とする半導体装置。

【請求項3】 平面が方形の樹脂封止体と、前記樹脂封止体の内部に位置し、平面が方形で形成された第1及び第2半導体チップであって、互いに向かい合う第1主面及び第2主面を有し、前記第1主面に電極が配置された第1及び第2半導体チップと、前記樹脂封止体の外部に位置するインナー部と、前記インナー部がボンディングワイヤを介して前記第1及び第2半導体チップの電極と電気的に接続されるリードとを有し、前記第1及び第2半導体チップは、夫々の第1主面を同一方向に向け、かつ互いに向かい合う一方の半導体チップの電極が他方の半導体チップの第1主面に位置するように夫々の位置をずらした状態で積層されていることを特徴とする半導体装置。

【請求項4】 平面が方形の樹脂封止体と、前記樹脂封止体の内部に位置し、平面が方形で形成された第1乃至第4半導体チップであって、互いに向かい合う第1主面及び第2主面を有し、前記第1主面に電極が配置された第1乃至第4半導体チップと、前記樹脂封止体の外部に位置するインナー部と、前記インナー部がボンディングワイヤを介して前記第1及び第2半導体チップの電極と電気的に接続されるリードとを有し、前記第1及び第2半導体チップは、夫々の第1主面を同一方向に向け、かつ互いに向かい合う一方の半導体チップの電極が他方の半導体チップの第1主面に位置するように夫々の位置をずらした状態で積層されていることを特徴とする半導体装置。

【請求項5】 請求項3又は4に記載の半導体装置において、前記第1リードのインナー部の先端部分は、前記第1半導体チップの電極の近傍に位置していることを特徴とする半導体装置。

【請求項6】 平面が方形で形成された第1主面及び第2主面を有し、互いに向かい合う第1主面及び第2主面を有し、前記第1主面に電極が配置された第1及び第2半導体チップと、前記樹脂封止体の外部に位置するインナー部と、前記インナー部がボンディングワイヤを介して前記第1及び第2半導体チップの電極と電気的に接続されるリードとを有し、前記第1及び第2半導体チップは、夫々の第1主面を同一方向に向け、かつ互いに向かい合う一方の半導体チップの電極が他方の半導体チップの第1主面に位置するように夫々の位置をずらした状態で積層されていることを特徴とする半導体装置。

【請求項7】 請求項6に記載の半導体装置において、前記第1リードのインナー部の先端部分は、前記第1半導体チップの電極の近傍に位置していることを特徴とする半導体装置。

【請求項8】 請求項7に記載の半導体装置において、前記第1リードのインナー部の先端部分は、前記第1半導体チップの電極の近傍に位置していることを特徴とする半導体装置。

【請求項9】 請求項8に記載の半導体装置において、前記第1リードのインナー部の先端部分は、前記第1半導体チップの電極の近傍に位置していることを特徴とする半導体装置。

【請求項10】 請求項9に記載の半導体装置において、前記第1リードのインナー部の先端部分は、前記第1半導体チップの電極の近傍に位置していることを特徴とする半導体装置。

する第1辺及び第2辺のうちの第1辺側に配置された電極とを有する第1乃至第3半導体チップと、前記第1半導体チップの内部に位置するインナー部と、前記第1半導体チップの外部に位置するアウトナー部とを有し、前記アウトナー部がボンディングワイヤを介して前記第1及び第2半導体チップの電極と電気的に接続される第1リードと、

前記樹脂封止体の内部に位置するインナー部と、前記樹脂封止体の第2辺面から突出して前記樹脂封止体の外部に位置するアウトター部とを有し、前記インナー部がボンディングワイヤを介して前記第3及び第4半導体チップの電極と電気的に接続される第2リードと、

前記第1半導体チップを支持する支持リードとを有し、
前記第1及び第2半導体チップは、前記第1半導体チ
ップの第1辺が前記リード領域に位置し、前記第2半導
体チップの第2辺が前記リード領域に位置するように
前記第1半導体チップの第2主面と前記第2半導体チ
ップの第1主面とを向かい合わせ、かつ前記第2半導体チ
ップの電極が前記第1半導体チップの第2辺より分岐側
に位置するように主面の位置をずらした状態で接合固定
され、

前記第2及び第3半導体チップは、前記第3半導体チップの第1辺が前記第1リード側に位置するように前記第2半導体チップの第2主面と前記第3半導体チップの第2主面とを向かい合わせた状態で接合固定され、

前記第3及び第4半導体チップは、前記第1半導体チップは、前記第1主面に前記第1辺が前記第2主面と向かい合わせ、かつ前記第3半導体チップの第3主面と前記第4半導体チップの第2主面とを向かい合わせ、かつ前記第3半導体チップの第2辺より外側に位置する前記第4半導体チップの第2辺より外側に位置する前記第1半導体チップの第1主面に位置固定されていることを特徴とする半導体装置。

【請求項17】 平面が方形状の樹脂封止体と、前記樹脂封止体の内部に位置し、平面が方形状で形成される第1乃至第4半導体チップと、互いに対向する第1主面及び第2主面と、前記第1主面に對向する第1辺及び第2辺とのうちの第1辺面に配置された電極とを有する第1乃至第4半導体チップと、前記樹脂封止体の内部に位置するインテリゲンシー部と、前記樹脂封止体の互いに對向する第1辺及び第2辺のうちの第1辺面から突出して前記樹脂封止体の外部に位置するアウター部とを有し、前記インテリゲンシー部がホスティングウィヤを介して前記第1及び第2半導体チップの電極と電気的に接続される第1リードと、

前記樹脂封止体の内部に位置するインナー部と、前記樹脂封止体の第2辺縁から突出して前記樹脂封止体の外部に位置するアウター部とを有し、前記インナー部がボンディングワイヤを介して前記第3及び第4半導体チップ

の電源と電磁的に接続される第2リードと、前記第1半導体チップを支持する支持リードとを有し、前記第1及び第2半導体チップは、前記第1及び第2半導体チップの第1辺が前記第1リードに位置するように夫々固定され、かつ前記第1半導体チップの第2辺より外側に位置するようになす状態にて接合固定され、

前記第2及び第3半導体チップは、前記第1半導体チップの第1辺が前記第2リード側に位置するように前に設置され、かつ前記第3半導体チップの第2主面と向かい合わせられ、かつ前記第3半導体チップの第2辺より外側に位置するようになり、前記第3半導体チップの第1辺が前記第3半導体チップの第2辺より外側に位置し、前記第2半導体チップの第1辺が前記第3半導体チップの第2辺より外にも外側に位置するようになり、前記第2半導体チップの第2辺より外側には接線固定される。

前記第3及び第4半導体チップは、前記第4半導体チップの第1辺が前記第2リード側に位置するように前記第3半導体チップの第2主面と前記半導体チップの第1主面とを向かい合わせ、かつ前記第3半導体チップの電極が前記第3半導体チップの第1辺よりも外側に位置し、前記第3半導体チップの第2辺が前記第4半導体チップの第2辺よりも外側に位置するように夫々の位置をずらすに次いで接合固定され、

前記支持リードは、前記第1半導体チップの第1主面に接合固定されて、このことを特徴とする半導体装置。

【請求項18】 平面が方形状の樹脂封止体と、前記樹脂封止体の内部に位置し、平面が方形状で形成された第1乃至第4半導体チップであって、互いに対向する第1主面及び第2主面と、前記第1主面の互いに対向する第1辺及び第2辺のうちの第1辺側に配置された電極とを有する第1乃至第4半導体チップ。

前記増設封止体の内部に位置するインナー部と、前記増設封止体の互いに対向する第1辺及び第2辺のうちの第1辺側から突出して前記増設封止体の外部に位置するアウトター部とを有し、前記インナー部がボンディングワイヤを介して前記第1及び第2半導体チップの電極と電気的に接続される第1リードと、

前記樹脂封止体の内部に位置するインナー部と、前記樹脂封止体の第2辺側から突出して前記樹脂封止体の外部に位置するアウト部とを有し、前記インナー部がボンディングワイヤを介して前記第3及び第4半導体チップの電極と電気的に接続される第2リードと、

前記第2半導体チップを支持する支持リードとを有し、
前記第1及び第2半導体チップは、前記第1及び第2半
導体チップの第1辺が前記第1リード側に位置するよう
に前記第1導体チップの第1主面と前記第2半導体チ
ップの第2主面とを向かい合わせ、かつ前記第1半導体チ

チップの電極が前記第2半導体チップの第1辺よりも外側に位置し、前記第2半導体チップの第2辺が前記第1半導体チップの第2辺よりも外側に位置するように夫々の位置をずらした状態で接合固定され。

前記第2及び第3半導体チップは、前記第3半導体チップの第1辺が前記第2リード側面に位置するように前記第2半導体チップの第1主面と前記第3半導体チップの第2主面とを向かい合わせ、かつ前記第3半導体チップの電極が前記第2半導体チップの第2辺よりも外側に位置し、前記第2半導体チップの電極が前記第3半導体チップの第2辺よりも外側に位置するように夫々の位置をずらした状態で接合固定され、

前記第3及び第1半導体チップは、前記第4半導体チップの第1辺の前記第2リード側に位置するように前記第3半導体チップの第2主面と前記第4半導体チップの第1主面とを向かい合わせ、かつ前記第4半導体チップの電極が前記第3半導体チップの第1辺よりも外周位置とし、前記第3半導体チップの第2辺が前記第4半導体チップの第2辺よりも外周に位置するように夫々の位置を、それぞれ固定され、

前記支持リードは、前記第1半導体チップの第2辺の外側において前記第2半導体チップの第2主面に接着固定されていることを特徴とする半導体装置。

【発明の詳細な説明】

100011

【発明の属する技術分野】本発明は、半導体装置及びその製造技術に関する。特に、複数の半導体チップを積層して一つの樹脂封止体で封止する半導体装置及びその製造技術に適用して有効な技術に関するものである。

[0002]

【従来の技術】記憶回路の大容量化を図る技術として、記憶回路が内蔵された二つの半導体チップを積層し、この二つの半導体チップを一つの樹脂封止体で封止する積層型半導体装置が知られている。この種の積層型半導体装置においては、種々構造のものがあるが、製品化されている。例えば特開平7-58211号公報には、OC (Lead On Chip) 構造の積層型半導体装置が、また、特開平4-302165号公報には、タブ構造の積層型半導体装置が開示されている。

【00003】LOC構造の積層型半導体装置は、主に、
第一主面（互いに向向する一主面及び他の主面）のうちの
一面（一主面）である回路形成面に複数の電極が形成さ
れる。第1半導体チップ及び第2半導体チップと、第1半
導体チップの回路形成面に絶縁性フィルムを介して接
触されることと共に、その回路形成面の電極にボンディ
ング固定されると共に、その回路形成面に絶縁性フィル
ムを介して電氣的に接続される複数の第1リー
ドと、第2半導体チップの回路形成面に絶縁性フィル
ムを介して接装固定されると共に、その回路形成面の電
極にボンディングワイヤを介して電氣的に接続される複
数の第2リードと、第1半導体チップ、第2半導体チ

部、第1リードのエンナー部、第2リードのインナー部及びボンディングワイヤ等を封止する樹脂封止体とを有する構成となっている。第1半導体チップ、第2半導体チップの夫々は、夫々の回路形成面を互いに対向させた状態で積層されている。第1リード、第2リードの夫々は、夫々の接合部を互いに重ね合わせた状態で接合されている。

【0004】タブ構造の積層型半導体装置は、タブ（タ
ブパイパッドとも言う）の表裏面（互いに対向する一主面及
一従面）に接層層を介して固定される第1半導体チップと、タブの裏面（他の主
面）に接層層を介して固定される第2半導体チップのうちの主面と、
第1半導体チップ、第2半導体チップのうちの一方の半導体チップの電極にボンディングワイヤを介して
電極的に接続される複数の専用リードと、第1半導体チ
ップ、第2半導体チップの夫々の電極にボンディング
ワイヤを介して電気的に接続される複数の共用リードと、
第1半導体チップ、第2半導体チップ、専用リード、
共用リードのインナー部及びボンディング
ワイヤ等を封止する樹脂封止体とを有する構成となってい
る。第1半導体チップ、第2半導体チップの夫々の電極
は、回路形成面において互いに対向する二つの長辺面に
沿って複数の専用リードに接続配列されている。専用リード、
共用リードの夫々は、半導体チップの二つの長辺の夫々
の外面に配置されている。

[0005]

【発明が解決しようとする課題】本発明等は、前述の層型半導体装置について検討した結果、以下の問題点を提出した。

【0006】(1) LOC構造の押型半導体装置において、第1半導体チップの電極にボンディングワイヤを介して電極に接続された第1リードと、第2半導体チップの電極にボンディングワイヤを介して電極に接続された第2リードとを部分的に重ね合わせて接合して、このような構成の場合、二枚のリードフレームを用いて製造する必要があるため、製造コストが高くな

00071 (2) LOC構造の積層型半導体装置においては、半導体チップの電極とリードとをボンディングワイヤで電気的に接続した後、二枚のリードフレームを合わせることによって二つの半導体チップを積層して、このような場合、半導体チップの積層時にボンディングワイヤが変形するといった不具合が発生し易くなるため、歩留まりの低下を招く。

0008] (3) タブ構造の積層型半導体装置において、
は、タブの裏面に半導体チップを搭載している。こ
のような構成の場合、タブの裏面に半導体チップを搭
した後はタブをヒートステージに加熱させることが
であるため、ワイヤボンディングに必要な温度まで
半導体チップを加熱することが難しい。従って、半導体

ープル端子である。W-PROTECT 端子はライト・プロテクト端子である。FTEST 端子はファンクション・テスト端子である。NC 端子は空端子である。

[00033] チップ11及びチップ12は、夫々の一方の長辺(11A1、12A1)がリード22B側に位置するようにチップ11の裏面(互いに向かい合う一方の長辺11A1及びチップ12の他方の長辺12A2)とチップ12の回路形成面12Aとを向かい合わせ、かつチップ12の電極15がチップ11の一方の長辺11A1よりも外側に位置し、チップ11の他方の長辺11A2がチップ12の他方の長辺12A2よりも外側に位置するように夫々の位置をずらした状態(チップ11の一方の長辺11A1とチップ12の他方の長辺12A2とが互いに近づく方向に夫々の位置をずらした状態)で接合固定されている。チップ11及びチップ12は、これらの間に介在された接合層16によって接合固定されている。

[00034] チップ12及びチップ13は、夫々の一方の長辺(12A1、13A1)がリード22B側に位置するようにチップ12の裏面(他の主面)とチップ13の回路形成面13Aとを向かい合わせ、かつチップ13の電極15がチップ12の一方の長辺12A1よりも外側に位置し、チップ12の他方の長辺12A2がチップ13の他方の長辺13A2よりも外側に位置するように夫々の位置をずらした状態(チップ12の一方の長辺12A1とチップ13の他方の長辺13A2とが互いに近づく方向に夫々の位置をずらした状態)で接合固定されている。チップ12及びチップ13は、これらの間に介在された接合層16によって接合固定されている。

[00035] チップ13及びチップ14は、夫々の一方の長辺(13A1、14A1)がリード22B側に位置するようにチップ13の裏面(他の主面)とチップ14の回路形成面14Aとを向かい合わせ、かつチップ14の電極15がチップ13の一方の長辺13A1よりも外側に位置し、チップ13の他方の長辺13A2がチップ14の他方の長辺14A2よりも外側に位置するように夫々の位置をずらした状態(チップ13の一方の長辺13A1とチップ14の他方の長辺14A2とが互いに近づく方向に夫々の位置をずらした状態)で接合固定されている。チップ13及びチップ14は、これらの間に介在された接合層16によって接合固定されている。

[00036] 即ち、四つのチップ(11、12、13、14)は、夫々の一方の長辺(11A1、12A1、13A1、14A1)がリード22B面に位置するように夫々の回路形成面(11A、12A、13A、14A)を同一方向に向け、かつ互いに向かい合う一方のチップの電極が他方のチップの一方の長辺よりも外側に位置するように夫々の位置をずらした状態で積層されている。[00037] リード22Aのインナー部は、積層された四つのチップのうちの最上段に位置するチップ11の回路形成面11Aに接合層23を介して接合固定されて

いる。リード22Aのインナー部は、その先端部分がチップ11の電極15の近傍に配置されている。リード22Aのインナー部は、リード22Bのインナー部の長さよりも長くなる。

[00038] ボンディングワイヤ17としては例えば金(Au)ワイヤを用いている。ボンディングワイヤ17の接合方法としては、例えば熱圧着に超音波振動を用いたボールボンディング法を用いている。

[00039] 樹脂封止体18は、低応力化を図る目的として、例えば、フェノール系硬化剤、シリコーンゴム及びフッ素等が添加されたエポキシ樹脂で形成されている。この樹脂封止体18は、大量生産に好適なトランスファモールド法で形成されている。トランスファモールド法は、ポット、ランナー、流入ゲート及びキャピティ等を備えたモールド金型を使用し、ポットからランナー及び流入ゲートを通してキャピティ内に樹脂を圧入注入して樹脂封止体を形成する方法である。

[00040] 本実施形態において、四つのチップの夫々の厚さは約0.1[mm]であり、接合層16及び23の厚さは約0.025[mm]であり、リード22A及び22Bの厚さは約0.125[mm]であり、樹脂封止体18の上面からチップ11上におけるリード22Aまでの樹脂の厚さは約0.1[mm]であり、樹脂封止体18の下面からチップ11上におけるリード22Aまでの樹脂の厚さは約0.25[mm]であり、樹脂封止体18の上面からリード(22A、22B)の裏装面までの厚さは約1.2[mm]である。

[00041] 図3に示すように、チップ11及びチップ12は、チップ11の電極15間の領域とチップ12の電極15とが対向するように夫々の位置をずらした状態で接合固定されている。チップ13及びチップ14は、チップ14の電極15間の領域とチップ13の電極15とが対向するように夫々の位置をずらした状態で接合固定されている。

[00042] 次に、半導体装置1Aの製造に用いられるリードフレームについて、図4を用いて説明する。図4はリードフレームの模式的平面図である。なお、実際のリードフレームは複数の半導体装置を製造できるように多連構造になっているが、図面を見易くするため、図4は一つの半導体装置が製造される一箇分の領域を示している。

[00043] 図4に示すように、リードフレームL1F1は、枠体21で規定された領域内に、複数のリード22Aとなるリード群、複数のリード22Bとなるリード群、接合層23等を配置した構成になっている。複数のリード22Aは、枠体21の互いに向かい合う二つの短辺部分のうちの一方の短辺部分に沿って配列され、この一方の短辺部分と一体化されている。複数のリード22Bは、枠体21の互いに向かい合う二つの短辺部分のうちの

の他方の短辺部分に沿って配列され、この他方の短辺部分と一体化されている。即ち、リードフレームL1F1は、二方向リード配列構造になっている。

[00044] 複数のリード22Aの夫々は、樹脂封止体で封止されたインナー部と樹脂封止体の外部に導出されるアウトター部とを有し、タイプA(タイプ)25を介して互いに連結されている。複数のリード22Bの夫々は、樹脂封止体で封止されたインナー部と樹脂封止体の外部に導出されるアウトター部とを有し、タイプBを介して互いに連結されている。

[00045] リードフレームL1F1は、例えば鉄(F)、ニッケル(Ni)系の合金又は銅(Cu)若しくは銅系の合金からなる平板材にエッチング加工又はプレス加工を施して所定のリードパターンを形成することによって形成される。

[00046] 次に、半導体装置1Aの製造方法について、図5乃至図7(模式的断面図)を用いて説明する。[00047] まず、リードフレームL1F1にチップ11の回路形成面11Aに接合層23を介してリード22Aのインナー部を接合することによって行なう。この時、チップ11の一方の長辺11A1がリード22Bの側(互いに向かい合う二つのリード群のうちの一方のリード群)に位置するようにチップ11の向きを合わせた状態で行なう。

[00048] 次に、チップ11にチップ12を接合固定する。チップ11とチップ12との接合固定は、図5(b)に示すように、チップ11の裏面に接合層16を介してチップ12の回路形成面12Aを接合することによって行なう。この時、チップ12の一方の長辺12A1がリード22B側に位置するようにチップ12の向きを合わせた状態で行なう。また、チップ12の向5がチップ11の一方の長辺11A1よりも外側に位置し、チップ11の他方の長辺11A2がチップ12の他方の長辺12A2よりも外側に位置するように夫々の位置をずらした状態で行なう。また、チップ11の電極15間の領域とチップ12の電極15とが対向するように夫々の位置をずらした状態で行なう。

[00049] 次に、チップ12にチップ13を接合固定する。チップ12とチップ13との接合固定は、図6(c)に示すように、チップ12の裏面に接合層16を介してチップ13の回路形成面13Aを接合することによって行なう。この時、チップ13の一方の長辺13A1がリード22B側に位置するようにチップ13の向きを合わせた状態で行なう。また、チップ13の向5がチップ12の一方の長辺12A1よりも外側に位置し、チップ12の他方の長辺12A2がチップ13の他方の長辺13A2よりも外側に位置するように夫々の位置をずらした状態で行なう。

[00050] 次に、チップ13にチップ14を接合固定する。チップ13とチップ14との接合固定は、図6(d)に示すように、チップ13の裏面に接合層16を介してチップ14の回路形成面14Aを接合することによって行なう。この時、チップ14の一方の長辺14A1がリード22B側に位置するようにチップ14の向きを合わせた状態で行なう。また、チップ14の向5がチップ13の一方の長辺13A1よりも外側に位置し、チップ13の他方の長辺13A2がチップ14の他方の長辺14A2よりも外側に位置するように夫々の位置をずらした状態で行なう。また、チップ14の向5間の領域とチップ13の電極15とが対向するように夫々の位置をずらした状態で行なう。この工程により、四つのチップ(11、12、13、14)は、夫々の一方の長辺(11A1、12A1、13A1、14A1)を同一方向に向け、かつ互いに向かい合う一方のチップの電極が他方のチップの一方の短辺よりも外側に位置するように夫々の位置をずらした状態で積層される。

[00051] 次に、チップ11及びチップ12の電極15とリード22Aのインナー部とをボンディングワイヤ17で電気的に接続すると共に、チップ13及びチップ14の電極15とリード22Bのインナー部とをボンディングワイヤ17で電気的に接続する。これらのボンディングワイヤ17による接続は、図7に示すように、ヒートステージ30と最下段に位置するチップ14の裏面とが向かい合う状態でヒートステージ30にリードフレームL1F1を積層して行なう。本実施形態において、チップ14の裏面に接合層16が設けられているので、チップ14は接合層16を介してヒートステージ30に積層される。

[00052] この工程において、四つのチップ(11、12、13、14)の夫々は、夫々の一方の長辺(11A1、12A1、13A1、14A1)が同一側(本実施形態ではリード22B側)に位置するように夫々の回路形成面(11A、12A、13A、14A)を同一方向に向け、かつ互いに向かい合う一方のチップの電極が他方のチップの一方の長辺よりも外側に位置するように夫々の位置をずらした状態で積層されているので、リードフレームを反転させることなく(チップを反転させることなく)、四つのチップの電極とリードのインナー部とをボンディングワイヤ17で接合することができる。[00053] また、一つのリードのインナー部に複数のチップの電極(本実施形態では二つのチップの電極)をワイヤボンディングすることができ、複数のリードフレームを用いる必要がない。

[00054] また、この工程において、リード22Aのインナー部の先端部分はチップ11の電極15の近傍に配置されているので、チップ11の電極15とリード2

2Aのインナー部とを電気的に接続するボンディングワイヤ17の長さ及びチップ12の電極15とリード22Aのインナー部とを電気的に接続するボンディングワイヤ17の長さを短くすることができる。

【0055】また、この工程において、四つのチップは、チップ11の他方の長辺1A2がチップ12の他方の長辺1A2よりも外側に位置し、チップ12の他方の長辺1A2がチップ13の他方の長辺1A2よりも外側に位置し、チップ13の他方の長辺1A2がチップ14の他方の長辺1A2よりも外側に位置するように、夫々の他方の長辺1A2で順次ずらし状態が調整されている。従って、これらの裏面領域にチップから露出している。従って、これらの裏面領域に露出するように突出部もしくは段差部をヒートステージ30に設けおくことにより、三つのチップの夫々の他方の長辺1A2に設けおく裏面領域にヒートステージを直接的に接合させることができる。

【0056】また、この工程において、チップ11及びチップ12は、チップ11の電極15間の領域とチップ12の電極15とが対向するように夫々の位置をずらし、状態が定数固定されているので、チップ11の電極15に接続されるボンディングワイヤ17とチップ12の電極15に接続されるボンディングワイヤ17との短絡を抑えることができる。

【0057】また、この工程において、チップ13及びチップ14は、チップ14の電極15間の領域とチップ13の電極15とが対向するように夫々の位置をずらし、又は即ち接合固定されているので、チップ13の電極15に接続されるボンディングワイヤ17とチップ14の電極15に接続されるボンディングワイヤ17との短絡を抑えることができる。

【0058】次に、四つのチップ（1、12、13、14）、リード22Aのインナー部、リード22Bのインナー部及びボンディングワイヤ17等を課題で封止した課題封止体18を形成する。課題封止体18の形成は、ランスマーモールドディング法で行う。

00059)次に、リード222Aに接続されたタイパ-
及びリード222Bに接続されたタイパ-22を切断
し、その後、リード222A、222Bの尖ったアウ
ター面にメッキ処理を施し、その後、リードレーム1
1の枠体21からリード122及び222Bを切断し、
その後、リード222A、222Bの尖ったアウター面を面
造機型リード形状の一つであるガリウミング形状に折り
成り形し、その後、リードフォームLF1の枠体14
から樹脂封止体18を分離することにより、図1及び図
1Aに示す半導体装置1Aが完成する。

【0060】このようにして構成された半導体装置1Aは、図8（要部模式的断面図）に示すように、1つの回路システムを構成する電子装置の構成部品として実装される。半導体装置1Aは、同一機

能のリードが対向して配置されているので、リード222 Aとリード222 Bとを電気的に接続するための配線31 Aを直線的に引き回すことができます。また、半導体装置1 Aのリード222 Bと他の半導体装置1 Aのリード222 Aとを電気的に接続するための配線31 Aを直線的に引き回すことができます。従って、実装基31 Aの配線層数を低減することができますので、電子装置、例えばメモリモジュール等の薄型化を図うことができます。

【0061】以上説明のように、本実施形態によれば、以下の効果を得られる。

【0062】(1) 四つのチップ(11, 12, 13, 14)において、チップ11及びチップ12は、チップ11及び12の一方の端面(11A1, 12A1)がリード22B側に位置するようにチップ11の裏面とチップ12の回路形成面2Aとを向かい合わせ、かつチップ12の電極15がチップ11の一方の最辺11A1よりも外側に位置するように夫々の位置をずらした状態で接合固定されている。

【0063】また、チップ12及びチップ13は、チップ13の一方の最辺(11A, 12A, 12A1)がリード22B側に位置するようにチップ12の裏面とチップ13の回路形成面12Aとを向かい合わせ、かつチップ13の電極15がチップ12の一方の最辺11Aよりも外側に位置するように夫々の位置をずらした状態で接合固定される。

【0064】また、チップ13及びチップ14は、チップ14の一方の最辺(11A, 12A, 12A1)がリード22B側に位置するようにチップ13の裏面とチップ14の回路形成面14Aとを向かい合わせ、かつチップ14の電極15がチップ13の一方の最辺11Aよりも外側に位置するように夫々の位置をずらした状態で接合固定される。

【0063】このような構成とすることにより、ワイヤボンディング工程において、リードフレームLF1を反転させることなく（チップを反転させることなく）、四つのチップの電極15とリードのインターナル部とをボンディングワイヤ17で接続することできるので、リードフレームLF1の反転に伴うボンディングワイヤ17の形状を物理的に排除することができ、この結果、半導体装置1Aの歩留まりの向上を図ることができる。

【0066】また、一つのリードのインナー部に複数のチップの電極（本実施形態では二つのチップの電極）をワイヤボンディングすることができるので、複数のリードフレームを用いることなく半導体装置1Aを製造することができる。この結果、半導体装置1Aの低コスト化を図ることができる。

【0067】また、リードフレーム1を反転させる必要がないので、半導体装置1Aの生産性の向上を図ることができる。

【0068】また、四つのチップにおいて、同一機能の

電極15が矢々対向するので、ミラー反転回路パターンチップを用いる必要がない。従って、半導体装置1Aの低コスト化を図ることができる。

【0069】(2) 四つのチップは、チップ11の他方の長辺11A2がチップ12の他方の長辺12A2よりも外側に位置し、チップ12の他方の長辺12A2がチップ13の他方の長辺13A2よりも外側に位置し、チップ13の他方の長辺13A2がチップ14の他方の長辺14A2よりも外側に位置するように夫々の位置をずらした状態で積層されている。

【0070】このような構成とすることにより、最下段のチップ14を除く三つのチップの夫々の他方の最辺部における側面領域が向かい合うチップから露出するの
 3、三つのチップの夫々の他方の最辺部における側面領域は、二つのチップの夫々の他方の最辺部に接合されることとなる。これにより、ワイヤボンディングに必要とされる温度までチップを容易に加熱することができ、チップの電極とボンディングワイヤとの接続不良を防止することができ、半導体装置の製造プロセス（組立プロセス）における歩留まりの向上を図ることができ、

【0071】(3) リード２Ａのインナー部の先端部にはチップ１１の電極１５の近傍に配置されている。これはチップ１１のような構成とすることにより、チップ１１の電極１５とリード２Ａのインナー部とを電気的に接続するボンディングワイヤ１７の長さ及びチップ１２の電極１５とリード２Ｂのインナー部とを電気的に接続するボンディングワイヤ１７の長さを短くすることができる。この結果、半導体装置１Ａの高実装化を図ることができると考えられる。

【0072】(4) チップ11及びチップ12は、チップ11の電極とチップ12の電極15とが向うするように夫々の位置をずらしただけで接着固定されている。チップ13及びチップ14は、チップ14の電極15間の領域とチップ13の電極15とが対向するよう夫々の位置をずらしただけで接着固定されている。このように構成することにより、チップ11の電極15に接続されるボンディングワイヤ17とチップ1の電極に接続されるボンディングワイヤ17との短絡を抑制することができ、また、チップ13の電極15に接続されるボンディングワイヤ17とチップ14の電極に接続されるボンディングワイヤ17との短絡を抑制することができ、この結果、半導体装置の歩留まりの上を図ることができ、

0073] なお、本実施形態では四つのチップを積層し、この四つの半導体チップを一つの樹脂封止体で封止する半導体装置について説明したが、本発明はこれに限られず、例えば二つ又は三つ若しくは四つ以上のチップを積層し、これらのチップを一つの樹脂封止体で封止する半導体装置においても適用することができ。

【0074】（実施形態２）図９は、本発明の実施形態

2である半導体装置の模式的断面図である。図9に示すように、本実施形態の半導体装置1Bは、基本的に前述の実施形態1と同様の構成となっており、以下の構成が異なる。

【0075】即ち、四つのチップ(11、12、13、14)は、チップ12とチップ13との間にリード22Aのインナー部の中間部分を介在した状態で積層されている。

【0076】チップ12は、チップ12の裏面がリード22Aのインナー部の中間部分と向かい合い、リード22Aのインナー部の先端部分がチップ12の一方の近辺12A1より外側に位置する状態でリード22Aのインナー部の中間部分に接合固定されている。チップ12とリード22Aのインナー部の中間部分との接合固定は、これらの間に介在させられた接合層16によって行なわれている。

【0077】チップ13は、チップ13の回路形成面13Aがリード13のインナー部の中周部分と向かい合っており、チップ13の電極15がリード22Aのインナー部の外周部分に位置する状態であり、チップ13とリード22Aのインナー部の中周部分に接離固定されている。チップ13とリード22Aのインナー部の中周部分との接離固定は、リード22Aのインナー部の中間部分との接離固定は、これらの面に介在された接離層16によって行なわれて

【0078】このような構成においても、前述の実施形態1と同様の効果が得られる。

【0079】また、リード22Aのインナー部における折り曲げ量(オフセット量)を前述の実験形態と比べて小さく、若しくはリード22Aのインナー部の折り曲げ工を廃止することができると、半導体装置の生産性向上を図ることができると考えられる。

【0080】また、チップ11及びチップ12の回路1に接続されるボンディングワイヤ17のループ高さを低くすることができ、前述の実施形態1と比べて半分の体積の薄型化を図ることができる。

【0081】なお、本実施形態ではチップ12とチップ13との間にリード22Aのインナー部の中間部分を配した例について説明したが、リード22Aのインナー部の中間部分の配置は、チップ11とチップ12との、チップ13とチップ14との間であってもよい。但し、ボンディングワイヤ17の張り分けが異なる。

0082] (実施形態3) 図10は、本発明の実施形態3である半導体装置の模式的断面図である。図10に示すように、本実施形態の半導体装置1Cは、基本的に図10の半導体装置1Aと同様の構成となっており、以下の構成が異なる。

0083] 即ち、四つのチップ(1, 2, 13, 4)の夫々の電極15は、ボンディングワイヤ17をしてリード22Bのインナー部と夫々電気的に接続されている。また、リード22Aのインナー部は、先端部

分がチップ12の他方の長辺12A2の外側においてチップ11の裏面に接層層116及び23を介在して接層固定されている。

[0084] このような構成においても、前述の実施形態1と同様の効果を得られる。

[0085] また四つのチップ11からなるチップ積層体の厚さでリード22Aの厚さを吸収できるので、前述の実施形態1と比べて半導体装置の薄型化を図ることができると。

[0086] なお、本実施形態ではチップ11の裏面にリード22Aのインナー部と先端部分を接層した例について説明したが、リード22Aのインナー部の先端部分の接層はチップ12、13、14の何れかの裏面に接層固定してもよい。

[0087] (実施形態4) 図11は、本発明の実施形態4である半導体装置の模式的断面図である。図11に示すように、本実施形態の半導体装置1Dは、基本的に前述の実施形態1と同様の構成となっており、以下の構成が異なる。

[0088] 即ち、四つのチップ(11、12、13、14)の未々の電極15は、ボンディングワイヤ17を介してリード22Bのインナー部と夫々電極15に接層されている。また、チップ11の他方の長辺12A2の外側において、チップ11の裏面に接層層116及び23を介在して支持リード24が接層固定されている。

[0089] このような構成においても、前述の実施形態1と同様の効果を得られる。

[0090] また、樹脂封止体18の辺18A側にリードが位置されていないので、半導体装置の小型化を図ることができると。

[0091] (実施形態5) 図12は本発明の実施形態5である半導体装置の樹脂封止体18を除いた状態を示す模式的断面図であり、図13は前記半導体装置の樹脂封止体18を除いた状態を示す模式的断面図であり、図14は図12のB-B線に沿う模式的断面図である。

[0092] 図12乃至図14に示すように、本実施形態の半導体装置2Aは、前述の実施形態1と比較してチップの積層形態が異なる。

[0093] チップ11及びチップ12は、チップ11及びチップ12の一方の長辺(11A1、12A1)がリード22A側に位置するようにチップ12の裏面とチップ12の回路形成面12Aを向かい合わせ、かつチップ12の電極15がチップ11の一方の長辺11A1よりも外側に位置し、チップ11の他方の長辺11A2がチップ12の他方の長辺12Aよりも外側に位置するようにチップ12の他方の長辺12A2とチップ11の他方の長辺11A2とが対向するように夫々の位置をずらした状態で接層固定されている。

[0094] 前記チップ12及びチップ13は、チップ13の一方の長辺13A1がリード22B側に位置するようにチップ12の裏面とチップ13の裏面とを向かい

合わせ、かつチップ13の一方の長辺13A1がチップ11の他方の長辺11A2よりも外側に位置し、チップ13の他方の長辺13A2がチップ12の一方の長辺12A1よりも内側に位置するように夫々の位置をずらした状態で接層固定されている。

[0095] 前記チップ13及びチップ14は、チップ14の一方の長辺14A1がリード22B側に位置するようにチップ13の回路形成面13Aとチップ14の裏面とを向かい合わせ、かつチップ13の電極15がチップ14の一方の長辺14A1よりも外側に位置し、チップ12の一方の長辺12A1がチップ14の他方の長辺14A2よりも外側に位置するように夫々の位置をずらした状態で接層固定されている。

[0096] チップ11の回路形成面11Aには、チップ11を支持する二つの支持リード24が接層層23を介在して接層固定されている。

[0097] 本実施形態の半導体装置2Aは、図15に示すリードフレームLF2を用いた製造プロセスで形成される。リードフレームLF2は、前述のリードフレームF1と若干異なる。リード22Aとリード22Bとの間に二つの支持リード24を有している。また、リード22Aとリード22Bとの長さが基本的に同一となっている。

[0098] 次に、半導体装置2Aの製造について、図16乃至図18(模式的断面図)を用いて説明する。

[0099] まず、リードフレームLF2にチップ11を接層固定する。リードフレームLF2と半導体チップ11との接層固定は、図16(a)に示すように、チップ11の回路形成面11Aに接層層23を介在して支持リード24を接層することによって行なう。この時、チップ11の一方の長辺11A1がリード22A側(互いに対向する二つのリード群のうちの一方のリード群)に位置するようにチップ11の向きを合わせた状態で行なう。

[0100] 次に、チップ11にチップ12を接層固定する。チップ11とチップ12との接層固定は、図16(a)に示すように、チップ11の裏面に接層層116を介在してチップ12の回路形成面12Aを接層することによって行なう。この時、チップ12の一方の長辺12A1がリード22A側に位置するようにチップ12の向きを合わせた状態で行なう。また、チップ12の電極15がチップ11の一方の長辺11A1よりも外側に位置し、チップ11の他方の長辺11A2がチップ12の他方の長辺12Aよりも外側に位置するように夫々の位置をずらした状態で行なう。また、チップ11の電極15間の領域とチップ12の電極15とが対向するように夫々の位置をずらした状態で行なう。

[0101] 次に、チップ12の裏面上向きとなるようにリードフレームLF2を反転させた後、チップ12にチップ13を接層固定する。チップ12とチップ13

との接層固定は、図16(b)に示すように、チップ12の裏面に接層層116を介在してチップ13の裏面を接層することによって行なう。この時、チップ13の一方の長辺13A1がリード22B側に位置するようにチップ13の向きを合わせた状態で行なう。また、チップ13の一方の長辺13A1がチップ11の他方の長辺11A2よりも外側に位置し、チップ12の一方の長辺12A1がチップ13の他方の長辺13A2よりも外側に位置する。チップ13とチップ12との位置ずれは、チップ13の電極15がチップ11の他方の長辺11A1よりも外側に位置し、チップ12の電極15がチップ13の他方の長辺13A2よりも外側に位置する程度が望ましい。

[0102] 次に、チップ13にチップ14を接層固定する。チップ13とチップ14との接層固定は、図16(b)に示すように、チップ13の回路形成面13Aに接層層116を介在してチップ14の裏面を接層することによって行なう。この時、チップ14の一方の長辺14A1がリード22B側に位置するようにチップ14の向きを合わせた状態で行なう。また、チップ13の電極15がチップ14の一方の長辺14A1よりも外側に位置し、チップ14の他方の長辺14A2よりも外側に位置するように夫々の位置をずらし、チップ12の電極15がチップ14の他方の長辺14A2よりも外側に位置する。また、チップ13の電極15がチップ14の一方の長辺14A1よりも外側に位置し、チップ14の他方の長辺14A2よりも外側に位置する。この工程により、四つのチップ(11、12、13、14)は積層される。

[0103] 次に、チップ11及びチップ12の電極15とリード22Aのインナー部とをボンディングワイヤ17で電気的に接続する。チップ11及び12とリード22Aのインナー部との接続は、図17に示すように、チップ11の回路形成面11Aを上向きにした状態で、チップ11の回路形成面11Aとチップ12の回路形成面12Aとを向かい合わせ、かつチップ12の電極15がチップ11の一方の長辺11A1よりも外側に位置し、チップ12の他方の長辺12A2がチップ11の他方の長辺11A2よりも外側に位置するように夫々の位置をずらした状態で行なう。この工程により、四つのチップ(11、12、13、14)は積層される。

[0104] 次に、チップ13及びチップ14の電極15とリード22Bのインナー部とをボンディングワイヤ17で電気的に接続する。チップ13及び14とリード22Bのインナー部との接続は、図18に示すように、チップ14の回路形成面14Aを上向きにした状態で、チップ14の回路形成面14Aとチップ13の回路形成面13Aとを向かい合わせ、かつチップ13の電極15がチップ14の一方の長辺14A1よりも外側に位置し、チップ13の他方の長辺13A2がチップ14の他方の長辺14A2よりも外側に位置するように夫々の位置をずらした状態で行なう。この工程により、四つのチップ(11、12、13、14)は積層される。

で、チップ13の一方の長辺13A1側における裏面領域に接層するように突出部33Aをヒートステージ33に設けておくことにより、チップ13の一方の長辺13A1側における裏面領域にヒートステージ33を直接的若しくは間接的に接層させることができる。

[0105] この後、前述の実施形態1と同様の製造工程を施すことにより、図12乃至図14に示す半導体装置2Aがほぼ完成する。

[0106] 以上説明したように、本実施形態によれば以下の効果が得られる。

[0107] 四つのチップにおいて、チップ11及びチップ12は、チップ11の一方の長辺11A1及びチップ12の一方の長辺12A1がリード22A側に位置するようにチップ11の回路形成面11Aとチップ12の裏面とを向かい合わせ、かつチップ12の電極15がチップ11の一方の長辺11A1よりも外側に位置し、チップ11の他方の長辺11A2がチップ12の他方の長辺12A2よりも外側に位置するように夫々の位置をずらした状態で接層固定されている。

[0108] また、チップ12及びチップ13は、チップ13の一方の長辺13A1がリード22B側に位置するようにチップ12の裏面とチップ13の裏面とを向かい合わせ、かつチップ13の一方の長辺13A1がチップ11の他方の長辺11A2よりも外側に位置し、チップ12の一方の長辺12A1がチップ13の他方の長辺13A2よりも外側に位置するように夫々の位置をずらした状態で接層固定されている。

[0109] また、チップ13及びチップ14は、チップ14の一方の長辺14A1がリード22B側に位置するようにチップ13の回路形成面13Aとチップ14の裏面とを向かい合わせ、かつチップ13の電極15がチップ14の一方の長辺14A1よりも外側に位置し、チップ13の一方の長辺13A2がチップ14の他方の長辺14A2よりも外側に位置するように夫々の位置をずらした状態で接層固定されている。

[0110] このような構成とすることにより、ワイヤボンディング工程において、チップ12の一方の長辺12A1側における裏面領域にヒートステージ33を直接的若しくは間接的に接層させることができるので、ワイヤボンディングに必要な温度までチップ11及び12を容易に加熱することができ、チップの電極とボンディングワイヤとの接層不良を低減させることができる。また、チップ13の一方の長辺13A1側における裏面領域にヒートステージ33を直接的若しくは間接的に接層させることができるので、ワイヤボンディングに必要となる温度までチップ11及び12を容易に加熱することができ、チップの電極とボンディングワイヤとの接層不良を低減させることができる。この結果、半導体装置2Aの製造プロセス(組立プロセス)における歩留まりの向上を図ることができると。

[0111] (実施形態6) 図19は、本発明の実施形態6である半導体装置の模式的断面図である。図19に示すように、本実施形態の半導体装置2Bは、基本的に前述の実施形態5と同様の構成となっており、以下の構成が異なる。

[0112] 即ち、四つのチップにおいて、チップ11及びチップ12は、チップ11の一方の長辺11A1及びチップ12の一方の長辺12A1がチップ12A側に位置するようにチップ11の裏面とチップ12Aの回路形成面12Aとを向かい合わせ、かつチップ12の電極15がチップ11の一方の長辺11A1よりも外側に位置し、チップ11の他方の長辺11A2がチップ12の他方の長辺12Aよりも外側に位置するように夫々の位置をずらした状態で接合されている。

[0113] また、チップ12及びチップ13は、チップ13の電極15がチップ12A側に位置するようにチップ13の裏面とチップ12Aの回路形成面13Aとを向かい合わせ、かつチップ13の電極15がチップ12の他方の長辺12Aよりも外側に位置し、チップ12の一方の長辺12A1がチップ13の他方の長辺13A2よりも外側に位置するように夫々の位置をずらした状態で接合されている。

[0114] また、チップ13及びチップ14は、チップ14の一方の長辺14A1がチップ13A側に位置するようにチップ13の回路形成面13Aとチップ14の裏面とを向かい合わせ、かつチップ13の電極15がチップ14の一方の長辺14A1よりも外側に位置するよう

に夫々の位置をずらした状態で接合されている。

[0115] また、二つの支持リード24のうち、一方の支持リード24は、チップ13の他方の長辺13A2の外側においてチップ12の裏面に接合固定され、他方の支持リード24は、チップ12の他方の長辺12A2の外側においてチップ13の裏面に接合固定されている。

[0116] このような構成においても、前述の実施形態1と同様の効果が得られる。

[0117] また、四つのチップからなるチップ積層体の厚さで支持リード24の厚さを調整できるので、前述の実施形態5と比べて半導体装置の厚型化を図ることができる。

[0118] (実施形態7) 図20は、本発明の実施形態7である半導体装置の模式的断面図である。図20に示すように、本実施形態の半導体装置2Cは、基本的に前述の実施形態5と同様の構成となっており、以下の構成が異なる。

[0119] 即ち、四つのチップにおいて、チップ11及びチップ12は、チップ11の一方の長辺11A1及びチップ12の一方の長辺12A1がチップ12A側に位置するようにチップ11の裏面とチップ12の回路形成面12Aとを向かい合わせ、かつチップ12の電極15

5がチップ11の一方の長辺11A1よりも外側に位置し、チップ11の他方の長辺11A2がチップ12の他方の長辺12A2よりも外側に位置するように夫々の位置をずらした状態で接合固定されている。

[0120] また、チップ12及びチップ13は、チップ13の一方の長辺13A1がチップ12A側に位置するようにチップ12の裏面とチップ13の裏面とを向かい合わせ、かつチップ13の一方の長辺13A1がチップ12の他方の長辺12A2よりも外側に位置し、チップ12の一方の長辺12A1がチップ13の他方の長辺13A2よりも外側に位置するように夫々の位置をずらした状態で接合固定されている。

[0121] また、チップ13及びチップ14は、チップ14の一方の長辺14A1がチップ13A側に位置するようにチップ13の回路形成面13Aとチップ14の裏面とを向かい合わせ、かつチップ13の電極15がチップ14の一方の長辺14A1よりも外側に位置し、チップ14の他方の長辺14A2がチップ13の他方の長辺13A2よりも外側に位置するように夫々の位置をずらした状態で接合固定されている。

[0122] また、リード22Aは、先端部分がチップ13の他方の長辺13A2の外側においてチップ12の裏面及びチップ14の裏面に接合固定され、リード22Bは、先端部分がチップ12の他方の長辺12A2の外側においてチップ11の裏面及びチップ13の裏面に接合固定されている。

[0123] このような構成においても、前述の実施形態1と同様の効果が得られる。

[0124] また、リード22A及びリード22Bの夫々のインナー部におけるオフセット量を小さくできるので、半導体装置の生産性の向上を図ることができる。

[0125] (実施形態8) 図21は本発明の実施形態8である半導体装置の断面封止体の上部を除いた状態を示す模式的断面図である。

[0126] 図21に示すように、本実施形態の半導体装置3は、前述の実施形態1と比較してチップの積層形態が異なる。

[0127] チップ11及びチップ12は、チップ11の一方の長辺11A1がチップ12A側に位置し、チップ12の一方の長辺12A1がチップ12B側に位置するようにチップ11の裏面とチップ12の回路形成面12Aとを向かい合わせ、かつチップ11の一方の長辺11A1がチップ12の他方の長辺12A2よりも外側に位置し、チップ12の電極15がチップ11の他方の長辺11A2よりも外側に位置するように夫々の位置をずらした状態で接合固定されている。

[0128] チップ12及び13は、チップ13の一方の長辺13A1がチップ12A側に位置するようにチップ12の裏面とチップ13の裏面とを向かい合わせ、かつチップ12の電極15がチップ13の他方の長辺13A2よりも外側に位置するように夫々の位置をずらした状態で接合固定されている。

[0129] チップ13及びチップ14は、チップ14の一方の長辺14A1がチップ13A側に位置するようにチップ13の回路形成面13Aとチップ14の裏面とを向かい合わせ、かつチップ13の電極15がチップ14の他方の長辺14A2よりも外側に位置するように夫々の位置をずらした状態で接合固定されている。

[0130] 二つの支持リード24は、チップ11の回路形成面11A1に接合固定されている。チップ11及びチップ12の電極15はボンディングワイヤ17を介してリード22Aと電気的に接続され、チップ12及び14の電極15はボンディングワイヤ17を介してリード22Bと電気的に接続されている。

[0131] 次に、半導体装置3の製造について、図2乃至図5 (模式的断面図) を用いて説明する。

[0132] まず、リードフレームLF2にチップ11を接合固定する。リードフレームLF2と半導体チップ11との接合固定は、図22に示すように、チップ11の回路形成面11Aに接合層23を介して支持リード24を接合することによって行なう。この時、チップ11の一方の長辺11A1がリード22A側 (互いに向向する二つのリード群のうちの一方のリード群側) に位置するようにチップ11の向きを合わせた状態で行なう。

[0133] 次に、チップ11にチップ12を接合固定する。チップ11とチップ12との接合固定は、図22に示すように、チップ11の裏面に接合層16を介してチップ12の回路形成面12Aを接合することによって行なう。この時、チップ12の一方の長辺12A1がリード22B側に位置するようにチップ12の向きを合わせた状態で行なう。また、チップ12の電極15がチップ11の他方の長辺11A2よりも外側に位置し、チップ11の一方の長辺11A1がチップ12の他方の長辺12A2よりも外側に位置するように夫々の位置をずらした状態で行なう。

[0134] 次に、チップ11の電極とリード22Aのインナー部とをボンディングワイヤ17で電気的に接続し、チップ12の電極とリード22Bとをボンディングワイヤ17で電気的に接続する。これらの接続は、図23に示すように、チップ11の回路形成面11Aを上向きにした状態でヒートステージ34にリードフレームLF2を装着して行なう。この工程において、この工程において、チップ11の一方の長辺11A1は、チップ12の他方の長辺12A2よりも外側に位置するように夫々の位置をずらした状態で接合固定されている。

[0135] 次に、チップ12にチップ13を接合固定する。チップ12とチップ13との接合固定は、図24に示すように、チップ12の裏面に接合層16を介し

てチップ13の裏面を接合することによって行なう。この時、チップ13の一方の長辺13A1がリード22A側に位置するようにチップ13の向きを合わせた状態で行なう。また、チップ13の一方の長辺13A1がチップ12の他方の長辺12A2よりも外側に位置するように夫々の位置をずらした状態で行なう。

[0136] 次に、チップ13にチップ14を接合固定する。チップ13とチップ14との接合固定は、図24に示すように、チップ13の回路形成面13Aに接合層16を介してチップ14の裏面を接合することによって行なう。この時、チップ14の一方の長辺14A1がリード22B側に位置するようにチップ14の向きを合わせた状態で行なう。また、チップ13の電極15がチップ14の他方の長辺14A2よりも外側に位置するように夫々の位置をずらした状態で行なう。

[0137] 次に、チップ13の電極とリード22Aのインナー部とをボンディングワイヤ17で電気的に接続し、チップ14の電極とリード22Bとをボンディングワイヤ17で電気的に接続する。これらの接続は、図25に示すように、チップ14の回路形成面14Aを上向きにした状態でヒートステージ35にリードフレームLF2を装着して行なう。

[0138] この後、前述の実施形態1と同様の製造工程を実施することにより、図21に示す半導体装置3がほぼ完成する。

[0139] このように本実施形態において、前述の実施形態1と同様の効果が得られる。

[0140] (実施形態9) 図26は本発明の実施形態9である半導体装置の模式的断面図である。

[0141] 図26に示すように、本実施形態の半導体装置4は、前述の実施形態1と比較してチップの積層形態が異なる。

[0142] チップ11及びチップ12は、チップ11の一方の長辺11A1及びチップ12の一方の長辺12A1がリード22A側に位置するようにチップ11の裏面とチップ12の回路形成面12Aとを向かい合わせ、かつチップ12の電極15がチップ11の一方の長辺11Aよりも外側に位置するように夫々の位置をずらした状態で接合固定されている。

[0143] チップ12及びチップ13は、チップ13の一方の長辺13A1がリード22B側に位置するようにチップ12の裏面とチップ13の回路形成面13Aとを向かい合わせ、かつチップ13の電極15がチップ12の他方の長辺12A2よりも外側に位置するように夫々の位置をずらした状態で接合固定されている。

[0144] チップ13及びチップ14は、チップ14がリード22B側に位置するようにチップ13の裏面とチップ14の回路形成面14Aとを向かい合わせ、かつチップ14の電極15がチップ13の一方の長辺13A1よりも外側に位置するように夫々の位置をずらした状態で接合固定されている。

部で接合固定されている。

[図145] 二つの支持リード24は、チップ11の回路形成面11Aに接合固定されている。チップ11及びリード22の電極15はボンディングワイヤ17を介してリード22Aと電気的に接続され、チップ13及びリード22Bの電極15はボンディングワイヤ17を介してリード22Bと電気的に接続されている。

[図146] 次に、半導体装置4の製造について、図27及び図28（模式的断面図）を用いて説明する。

[図147] まず、リードフレーム14F2にチップ11を接合固定する。リードフレーム14F2と半導体チップ11との接合固定は、図27に示すように、チップ11の回路形成面11Aに接合層23を介して支持リード24を接合することによって行なう。この時、チップ11の一方の長辺11A1がリード22A側（互いに対向）の二つのリード群のうちの一方のリード群に位置するようにチップ11の向きを合わせた状態で行なう。

[図148] 次に、チップ11にチップ12を接合固定する。チップ11とチップ12との接合固定は、図27に示すように、チップ11の裏面に接合層16を介してチップ12の回路形成面12Aを接合することによって行なう。この時、チップ12の一方の長辺12A1がリード22B側に位置するようにチップ12の向きを合わせた状態で行なう。また、チップ12の電極15がチップ11の一方の長辺11A1よりも外面に位置し、チップ11の他方の長辺11A2がチップ12の他方の長辺12A2よりも外面に位置するように夫々の位置をずらした状態で行なう。

[図149] 次に、チップ12にチップ13を接合固定する。チップ12とチップ13との接合固定は、図27に示すように、チップ12の裏面に接合層16を介してチップ13の回路形成面13Aを接合することによって行なう。この時、チップ13の一方の長辺13A1がリード22B側に位置するようにチップ13の向きを合わせた状態で行なう。また、チップ13の電極15がチップ11の他方の長辺11A2よりも外面に位置し、チップ12の一方の長辺12A1がチップ13の他方の長辺13A2よりも外面に位置するように夫々の位置をずらした状態で行なう。

[図150] 次に、チップ13にチップ14を接合固定する。チップ13とチップ14との接合固定は、図27に示すように、チップ13の裏面に接合層16を介してチップ14の回路形成面14Aを接合することによって行なう。この時、チップ14の一方の長辺14A1がリード22B側に位置するようにチップ14の向きを合わせた状態で行なう。また、チップ14の電極15がチップ13の一方の長辺13A1よりも外面に位置し、チップ13の他方の長辺13A2がチップ14の他方の長辺14A2よりも外面に位置するように夫々の位置をずらした状態で行なう。

[図151] チップ11及びチップ12の電極15とリード22Aのインナー部とをボンディングワイヤ17で電気的に接続し、チップ13及びチップ14の電極15とリード22Bのインナー部とをボンディングワイヤ17で電気的に接続する。これらの接続も28に示すように、チップ11の回路形成面11Aを上向きにした状態でチップ13の他方の長辺13A2及びチップ14の他方の長辺14A2よりも外面に位置している。この工程において、チップ12の一方の長辺12A1はチップ13の他方の長辺13A2及びチップ14の他方の長辺14A2よりも外面に位置している。チップ12の一方の長辺12A1側における裏面に、チップ12の一方の長辺12A1に突出部36Aをヒートステージ36に設けておくことにより、チップ12の一方の長辺12A1側における裏面領域にヒートステージ34を直接的若しくは間接的に接続させることができる。

[図152] この後、前述の製造工程と同様の製造工程を施すことにより、図26に示す半導体装置4がほぼ完成する。

[図153] このように本実施形態においても前述の実施形態1と同様の効果が得られる。

[図154] また、チップ11及び12の厚さで、チップ13の電極15と接続されるボンディングワイヤ17のルーブ高さ及びチップ14の電極15と接続されるボンディングワイヤ17のルーブ高さを吸収できる。半導体装置の薄型化を図ることができる。

[図155]（変形形態10）図29は本発明の実施形態10である半導体装置の模式的断面図である。

[図156] 図29に示すように、本実施形態の半導体装置5は、前述の実施形態1と比較してチップの層数が増えている。

[図157] チップ11及びチップ12は、チップ11の一方の長辺11A1及びチップ12の一方の長辺12A1がリード22A側に位置するようにチップ11の回路形成面11Aとチップ12の裏面とを向かい合わせ、かつチップ11の電極15がチップ12の一方の長辺12A1よりも外面に位置し、チップ12の他方の長辺12A2がチップ11の他方の長辺11A2よりも外面に位置するように夫々の位置をずらした状態で接合固定されている。

[図158] チップ12及びチップ13はチップ13の一方の長辺13A1がリード22B側に位置するようにチップ12の回路形成面12Aとチップ13の回路形成面13Aとを向かい合わせ、かつチップ12の電極15がチップ13の他方の長辺13A2よりも外面に位置し、チップ13の電極15がチップ12の他方の長辺12A2よりも外面に位置するように夫々の位置をずらした状態で接合固定されている。

[図159] チップ13及びチップ14は、チップ14の一方の長辺14A1がリード22B側に位置するようにチップ13の裏面とチップ14の回路形成面14Aと

を向かい合わせ、かつチップ14の電極15がチップ13の一方の長辺13A1よりも外面に位置するように夫々の位置をずらした状態で接合固定されている。

[図160] 支持リード24は、チップ11の他方の長辺11A2の外側においてチップ12の裏面に接合層（16、23）を介して接合固定されている。チップ11及びチップ12の電極15はボンディングワイヤ17を介してリード22Aと電気的に接続されている。チップ13及びチップ14の電極15はボンディングワイヤ17を介してリード22Bと電気的に接続されている。

[図161] このような構成とすることにより、ボンディングワイヤ17のルーブ高さがチップ層厚の厚さによって吸収されるので、半導体装置29の薄型化を図ることができる。

[図162] 以上、本発明者によってなされた発明を、前記実施形態に基づき具体的に説明したが、本発明は、前記実施形態に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

[図163]

[発明の効果] 本題において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

[図164] 複数の半導体チップを積層し、この複数の半導体チップを一つの樹脂封止体で封止する半導体装置の低コスト化を図ることができ、

[図165] 前記半導体装置の生産性の向上を図ることができ、

[図166] 前記半導体装置の歩留まりの向上を図ることができ、

[図面の簡単な説明]

[図1] 本発明の実施形態1である半導体装置の樹脂封止体の上部を除去した状態を示す模式的断面図である。

[図2] 図1のA-A線に沿う模式的断面図である。

[図3] 図1の一部を拡大した模式的断面図である。

[図4] 本発明の実施形態1である半導体装置の製造プロセスで用いられるリードフレームの模式的断面図である。

[図5] 本発明の実施形態1である半導体装置の製造を説明するための模式的断面図である。

[図6] 本発明の実施形態1である半導体装置の製造を説明するための模式的断面図である。

[図7] 本発明の実施形態1である半導体装置の製造を説明するための模式的断面図である。

[図8] 本発明の実施形態1である半導体装置を基板に実装した状態を示す模式的断面図である。

[図9] 本発明の実施形態2である半導体装置の模式的断面図である。

[図10] 本発明の実施形態3である半導体装置の模式的断面図である。

[図11] 本発明の実施形態4である半導体装置の模式的断面図である。

[図12] 本発明の実施形態5である半導体装置の樹脂封止体の上部を除去した状態を示す模式的断面図である。

[図13] 本発明の実施形態5である半導体装置の樹脂封止体の下部を除去した状態を示す模式的断面図である。

[図14] 図1のB-B線に沿う模式的断面図である。

[図15] 本発明の実施形態5である半導体装置の製造プロセスで用いられるリードフレームの模式的断面図である。

[図16] 本発明の実施形態5である半導体装置の製造を説明するための模式的断面図である。

[図17] 本発明の実施形態5である半導体装置の製造を説明するための模式的断面図である。

[図18] 本発明の実施形態5である半導体装置の製造を説明するための模式的断面図である。

[図19] 本発明の実施形態6である半導体装置の模式的断面図である。

[図20] 本発明の実施形態7である半導体装置の模式的断面図である。

[図21] 本発明の実施形態8である半導体装置の模式的断面図である。

[図22] 本発明の実施形態8である半導体装置の製造を説明するための模式的断面図である。

[図23] 本発明の実施形態8である半導体装置の製造を説明するための模式的断面図である。

[図24] 本発明の実施形態8である半導体装置の製造を説明するための模式的断面図である。

[図25] 本発明の実施形態8である半導体装置の製造を説明するための模式的断面図である。

[図26] 本発明の実施形態9である半導体装置の製造を説明するための模式的断面図である。

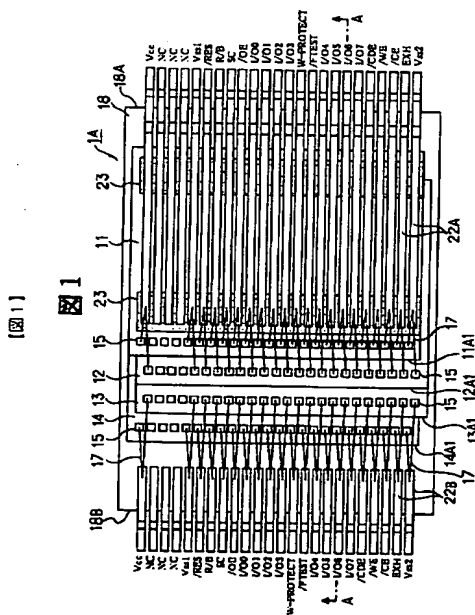
[図27] 本発明の実施形態9である半導体装置の製造を説明するための模式的断面図である。

[図28] 本発明の実施形態9である半導体装置の製造を説明するための模式的断面図である。

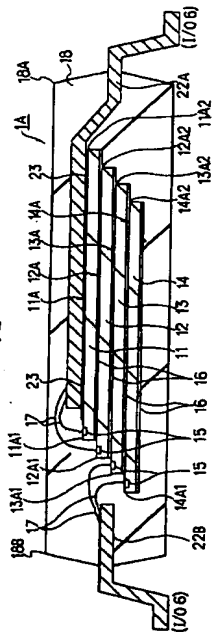
[図29] 本発明の実施形態10である半導体装置の模式的断面図である。

[符号の説明]

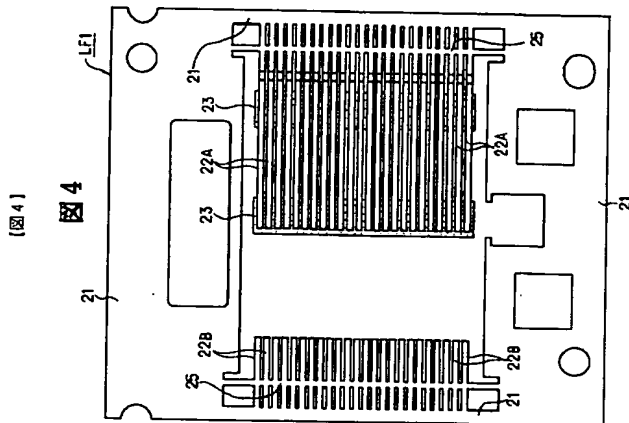
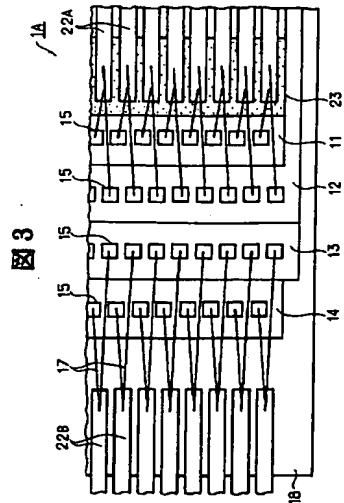
1A、1B、1D、2A、2B、2C、3、4、5…半導体装置、11、12、13、14…半導体チップ、15…電極、16、23…接合層、17…ボンディングワイヤ、18…樹脂封止体、L F1、L F2…リードフレーム、21…枠体、22A、22B…リード、24…支持リード、25…ダムバー。



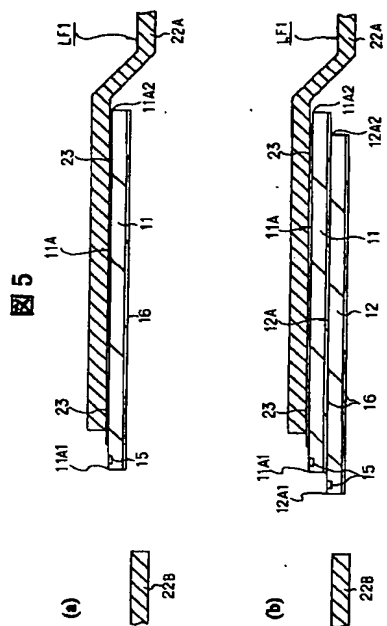
【図2】



【图3】

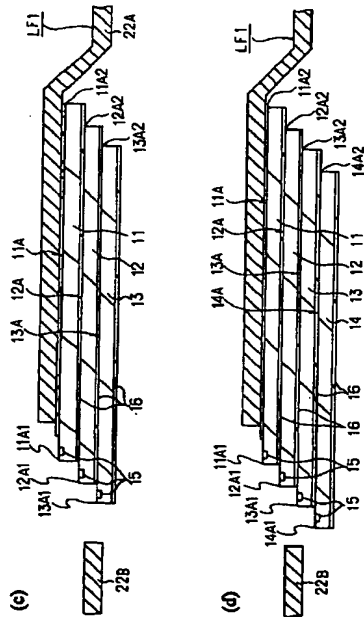


【図5】



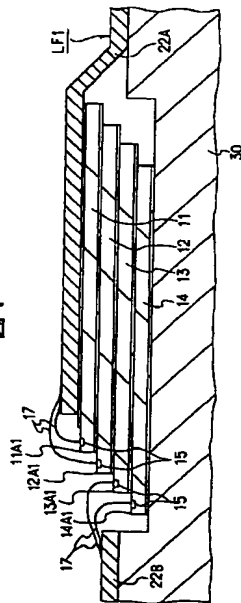
[図 6]

図 6



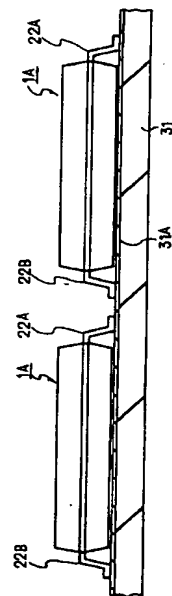
[図 7]

図 7



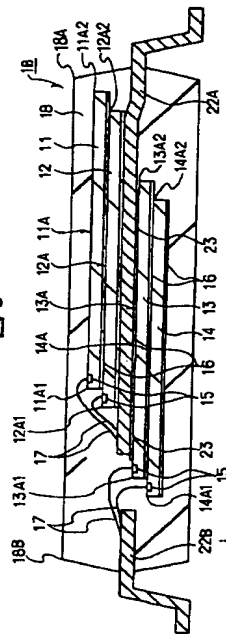
[図 8]

図 8



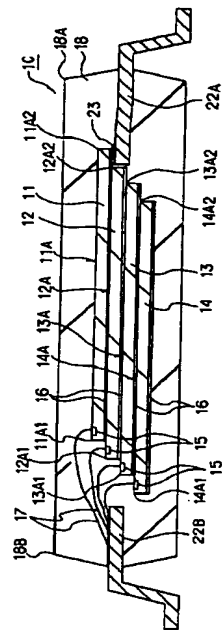
[図 9]

図 9



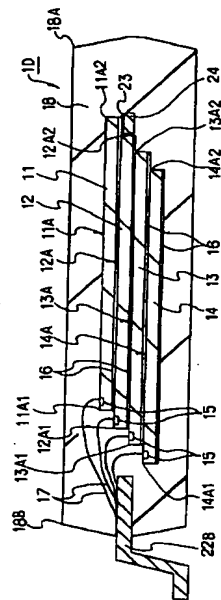
[図 10]

図 10



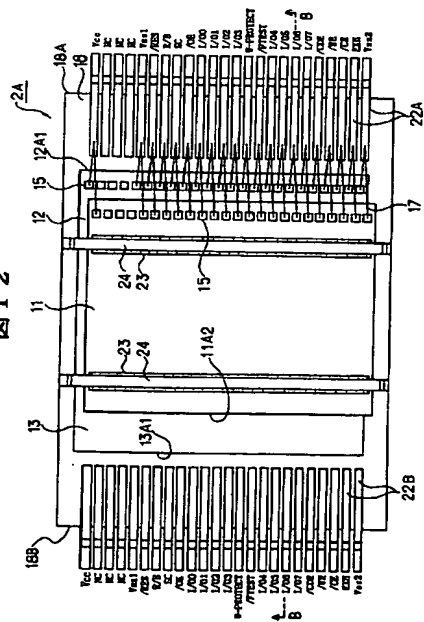
[図 11]

図 11



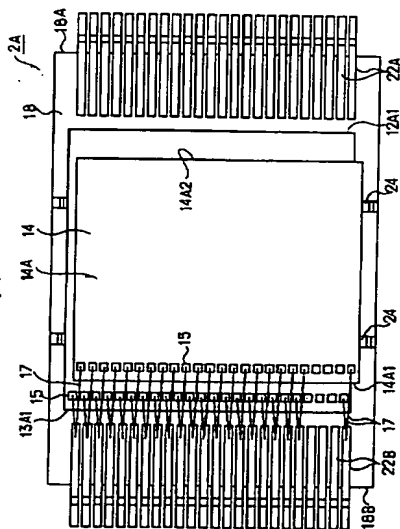
【図12】

図12



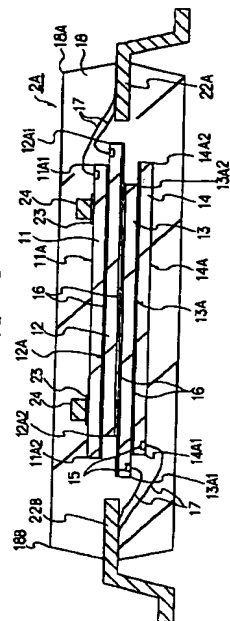
【図13】

図13



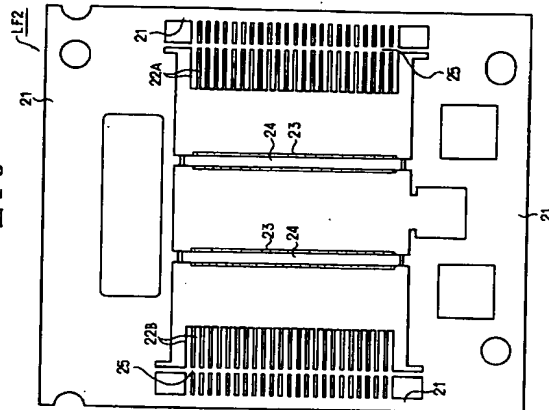
【図14】

図14



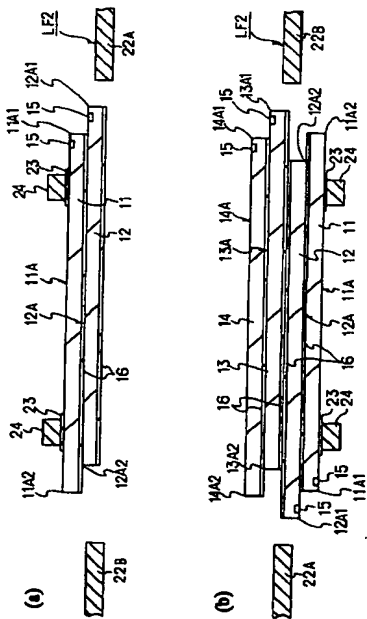
【図15】

図15



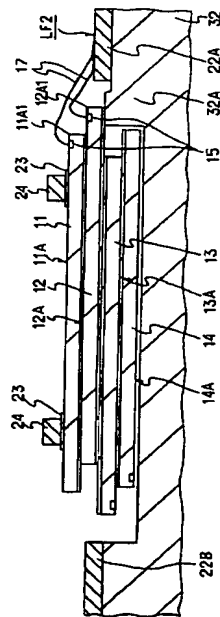
【図16】

図16



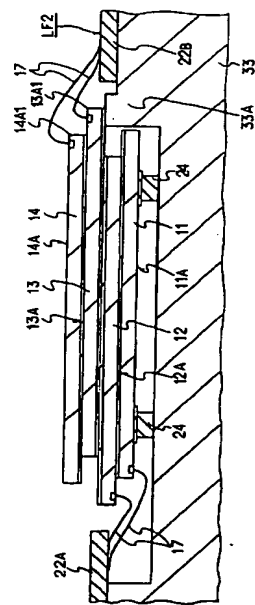
【図17】

図17



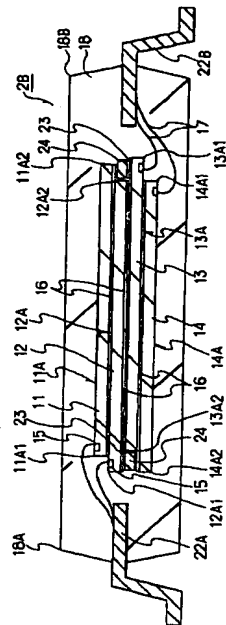
【図18】

図18



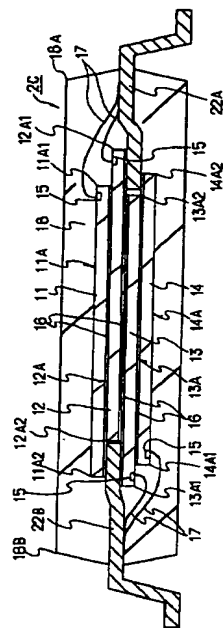
【図19】

図19



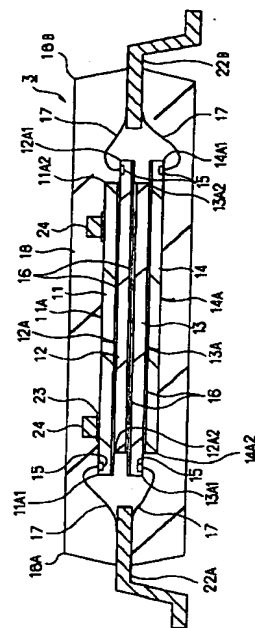
【図20】

図20

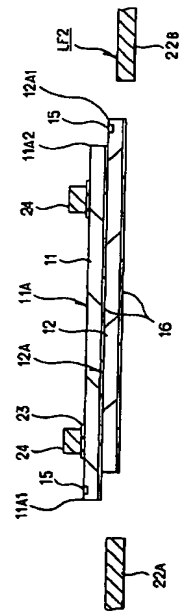


【図21】

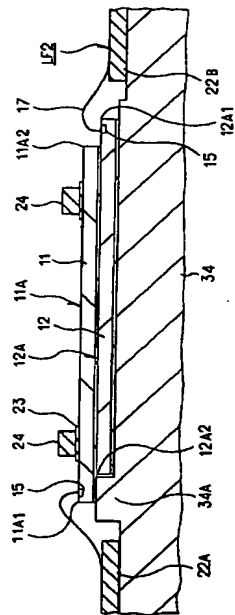
図21



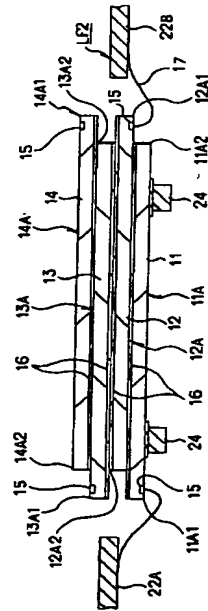
【图25】



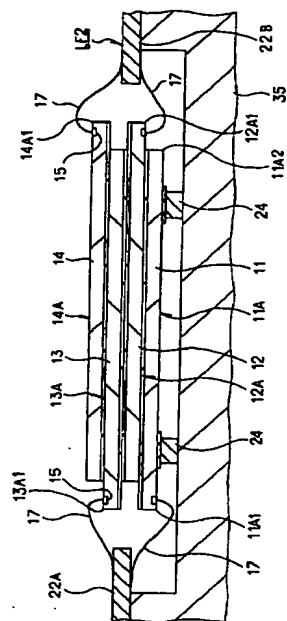
【图26】



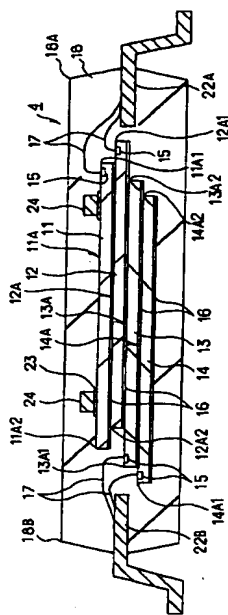
【圖27】



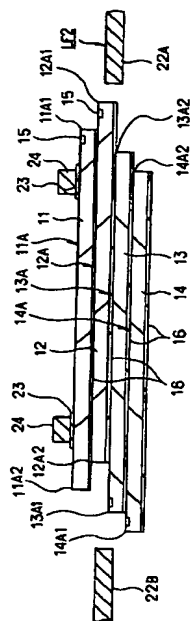
[圖 25]



[26]

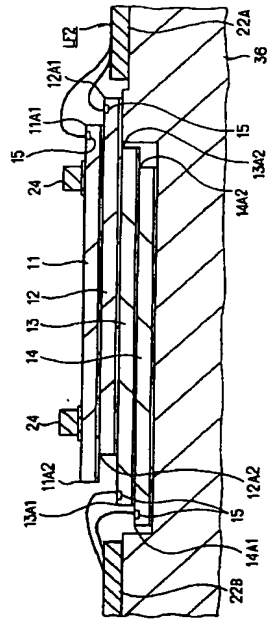


[27]



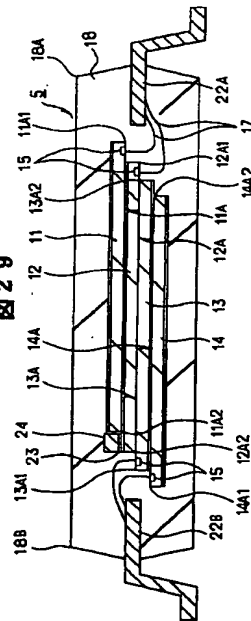
【図28】

図28



【図29】

図29



フロントページの続き

(72)発明者 和田 瑛

東京都小平市上水本町5丁目22番1号 株
式会社日立超エル・エス・アイ・システム
ズ内

(72)発明者 西沢 裕孝

東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体グループ内

(72)発明者 加賀谷 浩一郎

秋田県南秋田郡天王町天王字長沼64 アキ
タ電子株式会社内

Fターム(参考) 5F067 B400 C800